

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-051347

(43)Date of publication of application : 25.02.1994

(51)Int.Cl.

G02F 1/136
H01L 29/784

(21)Application number : 05-029462

(71)Applicant : ALPS ELECTRIC CO LTD

(22)Date of filing : 18.02.1993

(72)Inventor : HEBIGUCHI HIROYUKI

(30)Priority

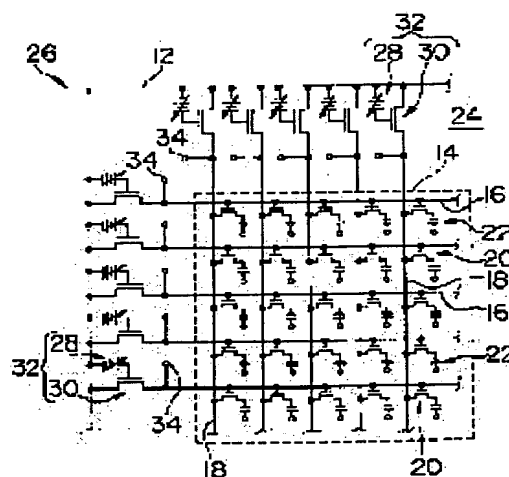
Priority number : 04143009 Priority date : 03.06.1992 Priority country : JP

(54) MATRIX WIRED BOARD AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To take an electrostatic countermeasure until a driving circuit is connected to the matrix wired board and to obtain the board which enables the early inspection of circuit wiring.

CONSTITUTION: On the matrix wired board 26 on which circuit electric conductors 16 and 18 are formed in matrix, a guard ring 12 which is connected to the circuit electric conductors 16 and 18 is formed at the outer peripheral part of the circuit electric conductors 16 and 18, and a connection/disconnection part 32 which controls the conduction between the circuit electric conductors 16 and 18 and guard ring 12 is interposed between the circuit electric conductors 16 and 18 and guard ring 12. The electric conductors 16 and 18 and guard ring 12 are electrically connected by making an external field on the connection/disconnection part 32 to short-circuit respective electric conductors among the circuit electric conductors and a potential difference due to static electricity between them is eliminated; and discharge is eliminated and the yield is improved.



LEGAL STATUS

[Date of request for examination] 15.12.1994

[Date of sending the examiner's decision of rejection] 18.03.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2766442

[Date of registration] 03.04.1998

[Number of appeal against examiner's decision of rejection] 09-06179

[Date of requesting appeal against examiner's decision of rejection] 17.04.1997

[Date of extinction of right]

[What is claimed is]

[Claim 1] A matrix wiring substrate having circuit wirings formed like a matrix on a substrate, wherein a guard ring is formed on the outer peripheral portions of the circuit wirings being connected to said circuit wirings, and switching portions are interposed between the circuit wirings and the guard ring to control the conduction between said circuit wirings and said guard ring.

[Claim 2] A matrix wiring substrate according to claim 1, wherein the switching portions are constituted by switching elements for switching the conduction/insulation between the circuit wirings and the guard ring, and feeder portions for controlling said switching elements.

[Claim 3] A matrix wiring substrate according to claim 1, wherein the switching portions are constituted by variable resistor elements.

[Claim 4] A matrix wiring substrate according to claim 1, wherein the switching portions are constituted by variable resistor circuits.

[Claim 5] A method of producing a matrix wiring substrate having circuit wirings in the form of a matrix on a substrate, by forming a guard ring on the outer peripheral portions of the circuit wirings so as to be connected to said circuit wirings, forming switching portions between the circuit wirings and the guard ring, acting an external field on the

switching portions that are formed to render the circuit wirings conductive to the guard ring, and, as required, shielding the switching portions from the external field to insulate the circuit wirings from the guard ring.

[Claim 6] A method of producing a matrix wiring substrate having circuit wirings in the form of a matrix on a substrate, by forming a guard ring on the outer peripheral portions of the circuit wirings so as to be connected to said circuit wirings, forming switching portions between the circuit wirings and the guard ring to control the conduction between said circuit wirings and said guard ring, permitting said circuit wirings to be conductive to said guard ring through said switching portions, and, as required, acting an external field on the switching portions to insulate the circuit wirings from the guard ring.

[Detailed Description of the Invention]

[0001]

[Industrial Field of Application]

This invention relates to a matrix wiring substrate having circuit wirings formed like a matrix, and to a method of producing the same. In particular, the invention takes an electrostatic countermeasure at the time of production.

[0002]

[Prior Art]

In recent years, attention has been given particularly to the development of flat displays among visual equipment. Among them, a liquid crystal display has many advantages, and urgent development has been desired as a display system of the main stream in the future. Among them, from the height of display quality, it is expected that a liquid crystal display of the active matrix system using a-SiTFTs (amorphous silicon thin-film transistors) will become the main stream. At present, devices of relatively small sizes have already been put into practical use.

[0003] The liquid crystal display of the active matrix system is produced by preparing, first, a matrix wiring substrate having pixel electrodes, gate wirings and source wirings provided on the pixel electrodes, and thin-film transistors (TFTs) like a matrix on a glass substrate which is an insulating material, assembling them, pouring liquid crystals, and connecting a drive circuit.

[0004] Here, in producing the matrix wiring substrate, static electricity easily generates among the electrodes. When the static electricity generates, the insulation of TFTs and semiconductor are destroyed due to the electric discharge, or the circuit wirings are damaged due to the generation of heat, and the yield of the wiring substrate is greatly deteriorated. In particular, a-SiTFT is very susceptible to static electricity.

[0005] So far, therefore, there has been employed a production method while effecting the countermeasure against the static electricity by forming a guard ring 12 as shown in Fig. 10. A matrix wiring substrate shown in Fig. 10 has a number of source wirings 18, 18, --- for flowing data signals and a number of gate wirings 16, 16, --- for flowing scanning signals, that are formed in alignment on a glass substrate 24, and further has pixel electrodes 22, 22, --- formed between the source wirings 18 and the gate wirings 16, the pixel electrodes 22 being connected to the source wirings 18 and to the gate wirings 16 via switching elements (thin-film transistors: TFTs) 20, 20, ---. Reference numeral 12 shown in Fig. 10 denotes the guard ring formed on the outer side of a pixel area 14 and is connected to circuit wirings in the pixel area 14, i.e., connected to the source wirings 18 and to the gate wirings 16.

[0006] By forming the guard ring 12, the source wirings 18 are short-circuited to the gate wirings 16 through the guard ring 12, and no potential difference occurs among the neighboring electrodes even when the static electricity is generated, and the electric discharge is prevented. By forming the guard ring 12, therefore, it is allowed to prevent the circuit wirings inclusive of TFTs and semiconductors from being broken or damaged by the occurrence of static electricity. After the matrix wiring substrate 10 has been produced, the outer peripheral portions of the pixel area 14 are cut off

together with the glass substrate 24 by using a cutting tool such as a diamond cutter to remove the guard ring 12 by cutting. The thus produced wiring substrate is then put to the subsequent steps such as a step of assembling, a step of connecting drive circuit, and the like steps.

[0007] Figs. 11 and 12 illustrate a structure of the conventional active matrix liquid crystal display device shown in Fig. 10 in which such portions as the gate wirings 16 and the source wirings 18 are really formed on the substrate. In the active matrix display device shown in Figs. 11 and 12, the gate wirings 16 and the source wirings 18 are arranged like a matrix on a transparent substrate 50 such as of a glass with a gate-insulating layer 51 being interposed at their intersecting portions. Further, switching elements 53 which are thin-film transistors are formed near the portions where the gate wirings 16 intersect the source wirings 18.

[0008] The switching element 53 shown in Figs. 11 and 12 is the most generally employed element of the channel etching type, and is constituted by forming the gate-insulating layer 51 on the gate electrode 54 which is drawn from the gate wiring 16, forming a semiconductor layer 55 of amorphous silicon (a-Si) on the gate-insulating layer 51, and forming a drain electrode 56 and a source electrode 57 of a conductor such as aluminum on the semiconductor layer 55. The uppermost layer of the semiconductor layer 55 is an amorphous silicon layer 55a doped

with ions. Further, the drain electrode 56 is connected to the pixel electrode 58 formed on the substrate 50 via a contact hole 57 formed in the gate-insulating layer 51, and the source electrode 57 is connected to the source wiring 18.

[0009] A passivation layer 59 is formed covering the gate-insulating layer 51, the drain electrode 56 and the source electrode 57, an orientation film 60 is formed on the passivation film 59, a transparent substrate 62 having an orientation film 61 is provided over the orientation film 60 maintaining a gap, and liquid crystals 63 are sealed between the orientation films 60 and 61 thereby to constitute an active matrix liquid crystal display device. When the pixel electrode 58 applies an electric field to the molecules of the liquid crystals 63, the liquid crystal molecules are controlled for their orientation. Further, a black mask 65 is provided between the substrate 62 and the orientation film 61 at an upper part of the liquid crystals 63 so as to conceal the portions except the upper region of the pixel electrode 58.

[0010]

[Problems that the Invention is to Solve]

When the countermeasure against the static electricity is taken relying upon the above method, however, the effect is obtained when the guard ring 12 is being formed. At subsequent steps, however, the guard ring 12 has been removed by cutting, and no protection is obtained against the static

electricity. At the subsequent steps (of until the drive circuit is mounted), therefore, the wiring substrate is subject to be affected by the static electricity and is likely to be damaged. In particular, the static electricity tends to generate much at the step of forming the a-SiTFTs and at the step of assembling the LCD. Without any countermeasure against the static electricity at the time of assembling is a serious problem. At the time of removing the guard ring 12 by cutting, further, static electricity tends to generate between the glass substrate 24 and the cutting tool causing damage to the circuit wirings.

[0011] While the guard ring 12 is being formed, the source wirings 18 are short-circuited to the gate wirings 16, and it is not allowed to check the circuit wirings, as a matter of course. Further, if the guard ring 12 is once removed by cutting for checking, it is not allowed to form the guard ring 12 again, and the circuit wirings after the checking is not protected against the occurrence of static electricity. After the checking, therefore, there is a large probability of developing defects, and the value of checking is substantially lost. So far, therefore, the checking had been conducted after the step of assembling the wiring substrate by cutting the guard ring 12 and after the drive circuit is connected. According to this method, however, even if defect in the circuit wiring is found, many steps have already been executed and it is

difficult to cope with the matter. Therefore, the wiring substrate must be discarded, which is a great loss of production. It has therefore been urged to check the circuit wirings in an early stage.

[0012] This invention was accomplished in order to solve the above assignment, and provides a matrix wiring substrate which is capable of taking a countermeasure against the static electricity until the drive circuit is connected to the matrix wiring substrate and which makes it possible to check the circuit wirings in a stage as early as possible, and a method of producing the same.

[0013]

[Means for Solving the Problems]

A matrix wiring substrate described in claim 1 has circuit wirings formed like a matrix on a substrate, wherein a guard ring is formed on the outer peripheral portion of the circuit wirings being connected to said circuit wirings, and switching portions are interposed between the circuit wirings and the guard ring to control the conduction between said circuit wirings and said guard ring.

[0014] A matrix wiring substrate described in claim 2 is concerned with a matrix wiring substrate described in claim 1, wherein the switching portions are constituted by switching elements for switching the conduction/insulation between the circuit wirings and the guard ring, and feeder portions for

controlling said switching elements.

[0015] A matrix wiring substrate described in claim 3 is concerned with a matrix wiring substrate described in claim 1, wherein the switching portions are constituted by variable resistor elements.

[0016] A matrix wiring substrate described in claim 4 is concerned with a matrix wiring substrate described in claim 1, wherein the switching portions are constituted by variable resistor circuits.

[0017] A method of producing a matrix wiring substrate described in claim 5 is the one for producing a matrix wiring substrate having circuit wirings in the form of a matrix on a substrate, by forming a guard ring on the outer peripheral portions of the circuit wirings so as to be connected to said circuit wirings, forming switching portions between the circuit wirings and the guard ring, acting an external field on the switching portions that are formed to render the circuit wirings conductive to the guard ring, and, as required, shielding the switching portions from the external field to insulate the circuit wirings from the guard ring.

[0018] A method of producing a matrix wiring substrate described in claim 6 is the one for forming a matrix wiring substrate having circuit wirings in the form of a matrix on a substrate, by forming a guard ring on the outer peripheral portions of the circuit wirings so as to be connected to said

circuit wirings, forming switching portions between the circuit wirings and the guard ring to control the conduction between said circuit wirings and said guard ring, permitting said circuit wirings to be conductive to said guard ring through said switching portions, and, as required, acting an external field on the switching portions to insulate the circuit wirings from the guard ring.

[0019]

[Mode of Operation]

In the matrix wiring substrate of the invention, a guard ring is formed on the outer peripheral portions of the circuit wirings, and switching portions are interposed between the circuit wirings and the guard ring to control the conduction therebetween. By forming the guard ring that is conductive to the circuit wirings, the wirings are short-circuited by the guard ring. Even if static electricity generates in the circuit wirings, therefore, there occurs no potential difference, and no electric discharge is caused by the static electricity.

[0020] There are further formed the switching portions capable of easily changing over the conduction/insulation between the circuit wirings and the guard ring. Upon insulating the circuit wirings and the guard ring by the switching portions, therefore, the circuit wirings are provided with the same effect as that of removing the guard

ring. Besides, the circuit wirings and the guard ring that are once insulated, can be rendered conductive again. Therefore, there is no need of removing the guard ring by cutting.

[0021] Therefore, the circuit wirings can be checked and the drive circuit can be connected without removing the guard ring by cutting. Therefore, checking of the circuit wirings which could not be done unless the guard ring is removed from the wiring substrate, can now be carried out at any time, as required, and in any number of times. That is, at the time of checking, the guard ring and the circuit wirings are insulated by the switching portions to conduct the checking. After the checking, the guard ring and the circuit wirings are rendered conductive. Even after the checking, therefore, the guard ring and the circuit wirings can be rendered conductive at any time when the countermeasure against the static electricity is necessary to cope with the static electricity.

[0022] Further, the switching portions of the present invention are controlled by an external field acting on the switching portions. Therefore, the conduction/insulation between the circuit wirings and the guard ring can be easily and correctly switched. As the switching portions, further, there can be used switching elements controlled by feeder portions operated by the external field, variable resistor elements operated by the external field,, or variable resistor

circuits.

[0023] In controlling the switching portions by acting the external field, further, the circuit wirings arranged like a matrix have been rendered conductive through the guard ring during the steps of production. Even when the static electricity generates, therefore, there develops no potential difference between the circuit wirings and the guard ring. Besides, since the switching portions are arranged between the circuit wirings and the guard ring to control the conduction, the conduction/insulation can be freely controlled as required. The guard ring that is provided being connected to the circuit wirings needs not be removed even after the checking. Therefore, no step is required for removing the guard ring. In the active matrix liquid crystal display element, further, thin-film transistors are utilized as switching portions. The thin-film transistors can be simultaneously formed on the substrate at the time of forming the active matrix liquid crystal display elements and, hence, the switching portions can be produced without increasing the number of the steps. In the transmission-type liquid crystal display elements which have a prerequisite of using back-light, it is possible to use back-light of the liquid crystal display device as the external field.

[0024]

[Embodiments]

The invention will now be described by way of embodiments to which only, however, the invention is in no way limited.

[0025]

[Embodiment 1]

A matrix wiring substrate of an embodiment 1 will now be described with reference to Fig. 1. In a matrix wiring substrate 26 shown in Fig. 1, circuit wirings in the pixel area 14 are the known ones used for the liquid crystal display panel of the active matrix system, and include many source wirings 18, 18, --- for flowing data signals and many gate wirings 16, 16, --- for flowing scanning signals, that are formed like a matrix on a glass substrate 24. Pixel electrodes 22, 22, --- are formed among these many source wirings 18 and gate wirings 16, and the pixel electrodes 22 are connected to the source wirings 18 and to the gate wirings 16 via switching elements (thin-film transistors: TFTs) 20, 20, ---.

[0026] In the wiring substrate of the active matrix liquid crystal display, there have been known wiring structures, pixel electrode structures and switching elements of a variety of structures. The invention, however, can be applied to any kind of structures provided they use a matrix wiring substrate. The invention, therefore, does not specify any particular structure of the active matrix liquid crystal display in the pixel area 14.

[0027] In the matrix wiring substrate 26 of this embodiment,

a guard ring 12 is formed on the outer peripheral portions of the pixel area 14. The guard ring 12 is formed of an electric conductor, and is connected to the circuit wirings in the pixel area 14, i.e., connected to the gate wirings 16 and to the source wirings 18.

[0028] In the matrix wiring substrate 26 of this embodiment, further, switching portions 32, 32, --- are formed in the wirings connecting the circuit wirings in the pixel area 14 to the guard ring 12. Further, the switching portions 32 are constituted by switching elements 30 and feeder portions 28. The switching elements 30 may be any elements having a function for switching the conduction and the insulation between the circuit wirings and the guard ring 12. In the matrix wiring substrate 26 shown in Fig. 1, the switching elements 30 are constituted by thin-film transistors (TFTs).

[0029] In this invention, the switching elements 30 in a state where the circuit wirings and the guard ring 12 are conductive, are referred to as in the switch-on state, and the switching elements 30 in a state where the circuit wirings and the guard ring 12 are insulated, are referred to as in the switch-off state.

[0030] The feeder portions 28 are for switching the conduction/insulation of the switching elements 30, and are solar cells in the matrix wiring substrate 26 shown in Fig. 1. Upon being irradiated with light, therefore, the feeder

portions 28 which are solar cells produce an electromotive force, whereby the switching elements 30 are placed in the switch-on state, and the circuit wirings and the guard ring 12 are rendered conductive. When the feeder portions 28 are no longer irradiated with light, the switching elements 30 are placed in the switch-off state, and the circuit wirings and the guard rings 12 are insulated. The solar cells used as the feeder portions 28 use a-Si equivalent to TFTs, which can be produced by a contact that forms homo-junction (n^+ -a-Si/i-a-Si, n^+ -a-Si/i-a-Si/ P^+ -a-Si, etc.), hetero-junction or Schottky barrier. As required, the solar cells can be connected in series to obtain a sufficient electromotive force.

[0031] The feeder portions 28 may be any ones that control the switching elements 30. In addition to the solar cells, the feeder portions 28 may be any ones that are capable of controlling the switching elements 30 by producing the electromotive force by the application of an external field, such as the ones that control the switching elements 30 by producing an electromotive force by electromagnetic induction by using, for example, a coil, the ones that control the switching elements 30 by producing an electromotive force by Hall effect, or the ones that control the switching elements 30 by utilizing the thermoelectromotive force. Further, the feeder portions 28 may be elements or circuits capable of arbitrarily setting a voltage (e.g., $V_{on} \geq 2 \text{ V}$, $V_{off} \leq 1 \text{ V}$)

necessary for switching (turning on or off) the switching elements 30 and for holding the voltage for several tens of minutes to several hours. For example, there can be used latch circuits used for the static RAM, etc.

[0032] As the feeder portions 28, further, there can be used capacitors having a large capacity with little leakage. In this case, when the circuit wirings and the guard ring 12 are to be insulated, the capacitors may be discharged. When the circuit wirings and the guard ring 12 are to be rendered conductive by placing the switching elements 30 in the switch-on state, the capacitors may be electrically charged. Further, the capacitors may be combined with an amplifier to increase the apparent capacity by utilizing the mirror effect. In this case, the capacity increases by the number of times of amplification of the amplifier.

[0033] The circuit wirings and the guard ring 12 of the matrix wiring substrate 26 are formed by depositing an electric conductor such as Ta, Mo, Al or Cu on the glass substrate 24 by sputtering or electron beam vaporization, and forming a desired pattern by a photolithography method.

[0034] In producing the matrix wiring substrate 26 of this embodiment (until the drive circuit is connected to the circuit wirings), when the external field is acted upon the feeder portions 28 so as to produce an electromotive force, i.e., when the solar cells are used as the feeder portions 28, the solar

cells are irradiated with light to produce an electromotive force, whereby the switching elements 30 are placed in the switch-on state so that the circuit wirings and the guard ring 12 are rendered conductive. With the circuit wirings and the guard ring 12 being rendered conductive, the source wirings 18 and the gate wirings 16 are short-circuited, and no potential difference due to static electricity occurs therebetween, i.e., the potential is equalized. Accordingly, no electric discharge occurs, the insulator of the pixel TFTs and the semiconductor are not destroyed, the circuit wirings are not damaged by the heat of electric discharge, and the yield of the wiring substrate is greatly improved.

[0035] When there is no need of taking a countermeasure against the static electricity as a result of connecting the drive circuit (not shown) to the drive circuit connection terminals 34, 34, ---, the feeder portions (solar cells) 28 are shielded (the solar cells are shielded with a cover or are stuck with a tape) so that the electromotive force will not be generated; i.e., the electromotive force is lowered to be smaller than a threshold value of TFTs of the switching elements 30. Thus, the switching elements 30 are placed in the switch-off state, and the circuit wirings and the guard ring 12 are insulated. With the circuit wirings and the guard ring 12 being insulated, the circuit wirings are driven by the drive circuit only.

[0036] In the matrix wiring substrate of the invention, therefore, there is no need of removing the guard ring from the circuit wirings by cutting. Therefore, the guard ring 12 is maintained connected from the production of the circuit wirings until the drive circuit is connected, and the countermeasure against the static electricity is maintained until the drive circuit is connected that needs the countermeasure against the static electricity. Further, since the guard ring 12 is not removed by cutting, the present invention does not receive damage due to the static electricity which so far has occurred much between the substrate and the cutting tool at the time of cutting. Accordingly, the yield is greatly improved as compared to the prior art.

[0037]

Further, since it is allowed to arbitrarily repeat the conduction/insulation of the guard ring 12 and the circuit wirings, the circuit wirings and the guard ring can be rendered conductive again after having checked the circuit wirings by insulating the circuit wirings and the guard ring 12. Therefore, the circuit wirings can be checked at any time, i.e., the circuit wirings can be checked at an early time. Accordingly, defects in the circuit wirings can be found at an early time greatly suppressing the loss of production.

[0038] Here, the electromotive force of the feeder portions 28 is lowered to insulate the circuit wirings and the guard

ring 12. At the time of checking or driving the circuit wirings, a given voltage is applied to the guard ring 12 within a range of voltage applied to the source wirings 18 and to the gate wirings 16 in order to reliably improve the insulation of the switching elements (TFTs) 30. That is, when the TFT which are the switching elements 30 are of the n-channel, the guard ring 12 is impressed with a voltage of a negative value which is more negative than the most negative voltage that is applied to the circuit wirings, so that the circuit wirings and the guard ring 12 are insulated by the switching elements (TFTs) 30. Here, the insulation is further improved if a similar negative voltage is applied to the gate electrodes of the switching elements (TFTs) 30.

[0039] Though this embodiment has exemplified a liquid crystal display of the active matrix type using the TFTs, it should be noted that the invention is in no way limited thereto only but can further be applied to various matrix wiring substrates, such as a liquid crystal display of the active matrix type using MIM, a liquid crystal display of a simple matrix type, various flat displays (ELs) and various sensor arrays (image sensor array, pressure sensor array, etc.).

[0040]

[Embodiment 2]

The matrix wiring substrate of an embodiment 2 will now be described with reference to Fig. 2. The matrix wiring

substrate 36 shown in Fig. 2 is different from the matrix wiring substrate 26 of the embodiment 1 with respect to that the gate electrodes of switching elements 30, 30, --- which are a plurality of thin-film transistors are connected together, and feeder portions 28 are formed between the gate electrodes connected together and the guard ring 12. That is, in the matrix wiring substrate 36 of the embodiment 2, the switching portions 32 are constituted by a plurality of switching elements 30, 30, --- and one feeder portion 28.

[0041] In the matrix wiring substrate 36 of the embodiment 2, the solar cell which is the feeder portion 28 may be irradiated with light or may be shielded by effecting the irradiation/shielding onto one place only, contributing to improving easiness and reliability for controlling the feeder portion 28. As described in the embodiment 1 above, further, if a negative voltage is applied to the gate electrodes of the TFTs which are the switching elements 30, the TFTs which are the switching elements 30 exhibit improved insulation. Here, in applying a voltage to the TFTs which are the switching elements 30, the application of voltage to the gate electrodes is facilitated if the gate electrodes have been connected together as in the embodiment 2.

[0042] The other action, constitution and effect are the same as those of the matrix wiring substrate 26 of the embodiment 1. In producing the matrix wiring substrate 36 of the

embodiment 2 (until the drive circuit is connected to the circuit wirings), when the external field is acted upon the feeder portion 28 so as to produce an electromotive force, i.e., when a solar cell is used as the feeder portion 28, the solar cell is irradiated with light to produce an electromotive force, whereby the switching elements 30 are placed in the switch-on state so that the circuit wirings and the guard ring 12 are rendered conductive. With the circuit wirings and the guard ring 12 being rendered conductive, the source wirings 18 and the gate wirings 16 are short-circuited, and no potential difference due to static electricity occurs therebetween. Accordingly, no electric discharge occurs, the insulator of the pixel TFTs and the semiconductor are not destroyed, the circuit wirings are not damaged by the heat of electric discharge, and the yield of the wiring substrate is greatly improved.

[0043] When there is no need of taking a countermeasure against the static electricity as a result of connecting the drive circuit (not shown) to the drive circuit connection terminals 34, 34, ---, the solar cell is shielded (the solar cell is shielded with a cover or is stuck with a tape) so that the electromotive force will not be generated; i.e., the electromotive force is decreased to be lower than the threshold value of the TFTs constituting the switching elements 30. Thus, the switching elements 30 are placed in the switch-off state,

and the circuit wirings and the guard ring 12 are insulated. With the circuit wirings and the guard ring 12 being insulated, the circuit wirings are driven by the drive circuit only.

[0044] In the matrix wiring substrate 36, therefore, there is no need of removing the guard ring 12 from the circuit wirings by cutting. Therefore, the guard ring 12 is maintained connected from the production of the circuit wirings until the drive circuit is connected, and the countermeasure against the static electricity is maintained until the drive circuit is connected that needs the countermeasure against the static electricity. Accordingly, the yield is greatly improved as compared to the prior art.

[0045] Further, since it is allowed to arbitrarily repeat the conduction/insulation of the guard ring 12 and the circuit wirings, the circuit wirings and the guard ring can be rendered conductive again after having checked the circuit wirings by insulating the circuit wirings and the guard ring 12. Therefore, the circuit wirings can be checked at any time, i.e., the circuit wirings can be checked at an early time. Accordingly, defects in the circuit wirings can be found at an early time greatly suppressing the loss of production. In this embodiment, the switching elements 30, 30, --- are all driven by one feeder portion 28. It is, however, also allowable to provide a feeder portion for the gate electrodes that are connected together of the switching elements 30

connected to the source wirings 18, and to provide another feeder portion for the gate electrodes that are connected together of the switching elements 30 connected to the gate wirings 16.

[0046]

[Embodiment 3]

The matrix wiring substrate according to an embodiment 3 will now be described with reference to Fig. 3. The matrix wiring substrate 38 shown in Fig. 3 is different from the matrix wiring substrate 26 of the embodiment 1 with respect to that variable resistor elements 40, 40, --- are used as switching portions. The variable resistor elements 40 may be those that vary their electric resistance depending upon the external field. There can be used, for example, photoconducting elements that vary their resistance depending upon light, thermistors that vary their resistance depending upon the temperature, piezo-electric resistance elements or distortion gauges that vary their resistance depending upon the pressure, and Hall elements that vary their resistance depending upon the magnetic field.

[0047] As for a range in which the resistance of the variable resistor elements 40 varies, there is no problem in generally expressing the resistance provided the upper limit (high resistance side) is $R_v \geq 10^5 \Omega$. Depending upon the ability of the drive circuit that is mounted, however, a good result is

often obtained even when the resistance is smaller than the above value. The lower limit (low resistance side) may be $R_v \leq 10^3 \Omega$. The rate for removing electricity increases as the value becomes small, which is desirable.

[0048] In order to render the circuit wirings and the guard ring 12 conductive in this matrix wiring substrate 38, the resistance of the variable resistor elements 40 may be decreased. That is, when a photoconducting elements are used as the variable resistor elements 40, the photoconducting elements 40 are irradiated with light to decrease their resistance thereby to render the circuit wirings and the guard ring 12 conductive. With the circuit wirings and the guard ring 12 being rendered conductive, the source wirings 18 and the gate wirings 16 are short-circuited, and no potential difference due to static electricity occurs therebetween. Accordingly, no electric discharge occurs, the insulator of the pixel TFTs and the semiconductor are not destroyed, the circuit wirings are not damaged by the heat of electric discharge, and the yield of the wiring substrate is greatly improved.

[0049] When there is no need of taking a countermeasure against the static electricity as a result of connecting the drive circuit (not shown) to the drive circuit connection terminals 34, 34, ---, the photoconducting elements 40 may be shielded (the photoconducting elements are shielded with a

cover or stuck with a tape) to increase the resistance and, hence, to insulate the circuit wirings and the guard ring 12. With the circuit wirings and the guard ring 12 being insulated, the circuit wirings are driven by the drive circuit only. Even in this matrix wiring substrate 38, therefore, there is no need of removing the guard ring 12 from the circuit wirings by cutting. Therefore, the guard ring 12 is maintained connected from the production of the circuit wirings until the drive circuit is connected, and the countermeasure against the static electricity is maintained until the drive circuit is connected that needs the countermeasure against the static electricity. Accordingly, the yield is greatly improved as compared to the prior art.

[0050] Further, since it is allowed to arbitrarily repeat the conduction/insulation of the guard ring 12 and the circuit wirings, the circuit wirings and the guard ring can be rendered conductive again by permitting an external field to act upon the variable resistance elements 40 to decrease the resistance of the variable resistor elements 40 after having checked the circuit wirings by insulating the circuit wirings and the guard ring 12. Therefore, the circuit wirings can be checked at any time, i.e., the circuit wirings can be checked at an early time. Accordingly, defects in the circuit wirings can be found at an early time greatly suppressing the loss of production.

[0051]

[Embodiment 4]

As a matrix wiring substrate of an embodiment 4, there is exemplified the one to which is applied a variable resistor circuit 42 shown in Fig. 4 in place of the variable resistor element 40 of the embodiment 3. Therefore, Fig. 3 should be referred to as a diagram schematically illustrating the whole matrix wiring substrate.

[0052] In Fig. 4,

Ro: predetermined resistance of a resistor 44,

Rv: resistance of a variable resistor element (as the variable resistor element, there can be used various variable resistor elements used in the embodiment 3) 46 which varies from RL to RH ($R_o \cong R_L$, $R_o \ll R_H$) depending upon the external field,

Tr: transistor ($R_{on} \ll R_o$, $R_{off} \geq R_H \gg R_o$, where R_{on} is a resistance of the transistor in the switch-on state, R_{off} is a resistance of the transistor in the switch-off state),

VR: potential of the guard rig,

Vx: potential at a contact point of Ro and Rv and is a gate potential of the transistor Tr,

Vs: potential of the circuit wirings.

[0053] To take a countermeasure against the static electricity, i.e., to render the circuit wirings and the guard ring 12 conductive in the matrix wiring substrate of the embodiment 4, the resistance of the variable resistor circuit

42 as a whole may be lowered to decrease the difference between V_s and V_R . In this case, the resistance R_V of the variable resistor element 46 is set to be $R_V = R_L \cong R_o$ relying upon the external field. Then, there is obtained $V_x \cong (V_R + V_s)/2$. When V_s is negatively charged relative to V_R due to the static electricity, V_s assumes the source potential provided Tr is an n-channel FET (field-effect transistor), and the gate-source voltage V_{gs} of the transistor Tr becomes $V_{gs} = V_x - V_s \cong (V_R - V_s)/2$.

When $V_{gs} \cong (V_R - V_s)/2 \geq V_{th}$ relative to the threshold voltage V_{th} (several volts) of the transistor Tr , then, the transistor Tr is placed in the switch-on state, and the resistance R between the guard ring 12 and the circuit wirings becomes,

$$R \cong (2R_o \cdot R_{on}) / (2R_o + R_{on}) \cong (2R_o \cdot R_{on}) / 2R_o \quad (\because R_{on} \ll R_o) \cong R_{on}$$

Accordingly, the resistance R of the variable resistor circuit 42 as a whole greatly drops, and the rate of removing electricity can be greatly increased.

[0054] Similarly, when the transistor Tr is an n-channel FET and V_s is positively charged relative to V_R , V_R becomes a source potential and V_{gs} of the transistor Tr becomes,

$$V_{gs} = V_x - V_R \cong (V_s - V_R)/2$$

When $V_{gs} \cong (V_s - V_R)/2 \geq V_{th}$ relative to V_{th} , the transistor Tr is placed in the switch-on state and $R \cong R_{on}$ holds.

Accordingly, the resistance R of the variable resistor circuit 42 as a whole greatly drops, and the rate of removing electricity can be greatly increased.

[0055] Even when the transistor Tr is of the p-channel type, quite the same effect can be obtained by regarding the source potential denoted by a sign of charged potential V_s relative to V_R to be opposite to that of the case of the n-channel.

[0056] To insulate the circuit wirings and the guard ring 12 at the time of checking the circuit wirings or driving the circuit wirings, the resistance R of the variable resistor circuit 42 as a whole may be increased. For this purpose, first, the resistance R_v of the variable resistor element 46 is set to be $R_v = R_H \gg R_o$ relying upon the external field. Then, $V_x \approx V_R$ holds since $R_v \gg R_o$. If the range of potential applied to the circuit wiring is expressed as $V_{sL} \leq V_s \leq V_{sH}$ to check or drive the circuit wirings, then, the transistor Tr can be reliably maintained in the switch-off state by setting V_R as described below with respect to V_s .

1) $V_R < V_{sL}$ when the transistor Tr is an n-channel FET, and

2) $V_R > V_{sH}$ when the transistor Tr is a p-channel FET.

[0057] When the transistor Tr is placed in the switch-off state, the resistance R between the circuit wirings and the guard ring 12 becomes $R = R_H + R_o \approx R_H$.

A good result is obtained when the resistance R is not

usually smaller than $10^5 \Omega$ though it may vary depending upon the ability of the drive circuit.

[0058] In order to render the circuit wirings and the guard ring 12 conductive in the matrix wiring substrate of the embodiment 4, therefore, the resistance of the variable resistance circuit 42 may be decreased. With the circuit wirings and the guard ring 12 being rendered conductive, the source wirings 18 and the gate wirings 16 are short-circuited, and no potential difference due to static electricity occurs therebetween. Accordingly, no electric discharge occurs, the insulator of the pixel TFTs and the semiconductor are not destroyed, the circuit wirings are not damaged by the heat of electric discharge, and the yield of the wiring substrate is greatly improved.

[0059] When there is no need of taking a countermeasure against the static electricity as a result of connecting the drive circuit to the drive circuit connection terminals 34, the resistance of the variable resistance circuit 42 may be increased to insulate the circuit wirings and the guard ring 12. With the circuit wirings and the guard ring 12 being insulated, the circuit wirings are driven by the drive circuit only. Even in the matrix wiring substrate of this embodiment 4, therefore, there is no need of removing the guard ring 12 from the circuit wirings by cutting. Therefore, the guard ring 12 is maintained connected from the production of the circuit

wirings until the drive circuit is connected, and the countermeasure against the static electricity is maintained until the drive circuit is connected that needs the countermeasure against the static electricity. Accordingly, the yield is greatly improved as compared to the prior art.

[0060] Further, since it is allowed to arbitrarily repeat the conduction/insulation of the guard ring 12 and the circuit wirings, the circuit wirings and the guard ring can be rendered conductive again by permitting an external field to act upon the variable resistor element 46 to decrease the resistance of the variable resistance circuit 42 after having checked the circuit wirings by insulating the circuit wirings and the guard ring 12. Therefore, the circuit wirings can be checked at any time, i.e., the circuit wirings can be checked at an early time. Accordingly, defects in the circuit wirings can be found at an early time greatly suppressing the loss of production.

[0061]

[Embodiment 5]

A basic constitution of the circuit of a matrix wiring substrate of an embodiment 5 will now be described with reference to Fig. 5. Fig. 5 illustrates the basic constitution of the variable resistor circuit of this embodiment. The circuit of this embodiment is constituted by incorporating a main transistor T_{ro} between a connection wiring 71 connected to the guard ring 12 described in the foregoing embodiments

and a connection wiring 70 connected to the gate wirings 16 or to the source wirings 18 described in the foregoing embodiments, and by connecting, to the main transistor Tro, a variable resistor 72 (resistance R1) and a resistor 73 (resistance R2) which decrease their resistances upon exposure to light.

[0062] In this circuit, if a voltage across both terminals of a variable resistor element 72 is denoted by V1, a voltage across both terminals of a resistor 73 by V2, and a voltage applied, via connection wirings 70 and 71, to the main transistor Tro due to the occurrence of static electricity by V_{se} , then $R1 \approx R2$ can be realized during the steps of producing the wiring substrate to accomplish $V1 \approx V_{se}/2$. Here, when $V_{se} \geq 2V_t$ (V_t = threshold value of the main transistor Tro), there is obtained $V1 \geq V_t$, whereby the main transistor Tro is placed in the on state and is discharged. In this constitution, the circuit operates at all times irrespective of the positive or negative sign of V_{se} to protect the circuit wirings from the static electricity. Next, when the liquid crystal display device to which this circuit is applied utilizes the back-light and effects the liquid crystal display, the resistance decreases when the variable resistance element 72 is irradiated with back-light, and there holds a relation $R2 \geq R1$ and, hence, a relation $V_{se} \approx V2 \gg V1 \approx 0$ holds. Accordingly, if the potential V0 of the guard ring 12 is set to the most negative

voltage among the circuits, the main transistor T_{ro} (n-channel TFT) is maintained off without affecting the display of the liquid crystal display device while suppressing the consumption of electric power.

[0063] Therefore, when the liquid crystal display is to be effected by either the variable resistor element 72 or the resistance 73, it can be said that the larger resistance is preferred. To produce the variable resistor element 72 or the resistor 73 by using the material constituting the thin-film transistors in the liquid crystal display device, it is practically desired to utilize the off-resistance of the thin-film transistor. From this consideration, it is allowed to employ a constitution shown in Fig. 6 as a preferred constitution for the liquid crystal display device.

[0064] In the constitution shown in Fig. 6, a first transistor $Tr1$ and a second transistor $Tr2$ are connected to the main transistor T_{ro} . Fig. 7 illustrates an equivalent circuit of the circuit of Fig. 6. In the equivalent circuit shown in Fig. 7, a resistor 74 which is an off-resistance R_{OFF2} of the second transistor $Tr2$, a diode $D2$, a variable resistor element 75 which is an off-resistance R_{OFF1} of the first transistor $Tr1$ and a diode $D1$, are connected to the main transistor T_{ro} . In this equivalent circuit, if the guard ring 12 is set to the most negative voltage, the diodes $D1$ and $D2$ are reversely biased. Accordingly, a current flows through the resistor 74 and the

variable resistor element 75, and a gate voltage of the main transistor T_{ro} is determined by the resistance ratio R_{OFF2}/R_{OFF1} . Here, if $R_{OFF2} \gg R_{OFF1}$ due to the back-light, the gate-source voltage of the main transistor T_{ro} becomes $V_{GS} \approx 0$ and the main transistor T_{ro} maintains the off state.

[0065] From the above, therefore, when the liquid crystal display device is to be displayed, the first transistor $Tr1$ and the second transistor $Tr2$ shown in Fig. 6 must be such that $R_{OFF2} \gg R_{OFF1}$ (R_{OFF2} and R_{OFF1} are off-resistances of the first transistor $Tr1$ and of the second transistor $Tr2$). To concretely produce such a situation by light, therefore, it is possible to utilize the back-light as described above in the case of the transmission-type liquid crystal display device. Figs. 8 and 9 illustrate a structure in which the first transistor $Tr1$ and the second transistor $Tr2$ are concretely incorporated in the liquid crystal display device of the transmission type.

[0066] Fig. 8 illustrates a concrete structure of the first transistor $Tr1$ of the case when it is incorporated in the liquid crystal display device of the transmission type as shown in Fig. 12. The first transistor $Tr1$ of this constitution can be fabricated by just utilizing the steps of fabricating a liquid crystal display device by forming a substrate 50, a gate-insulating layer 51, a gate electrode 54, a semiconductor layer 55, a drain electrode 56 and a source electrode 57 shown

in Fig. 12.

[0067] That is, a pattern for forming a first transistor is additionally provided in the photomask that is used in the photolithography step that is conducted for producing the switching elements 53 shown in Fig. 12, and the film is formed by utilizing the additional pattern or the etching is repeated. Thus, the switching element 53 is formed and, at the same time, the processing is effected for forming the first transistor Tr1 thereby to form the first transistor Tr1.

[0068] The first transistor Tr1 shown in Fig. 8 is a switching element in which a gate electrode 80 which is a transparent conducting film such as of ITO is formed on the substrate 50, the substrate 50 and the gate electrode 80 are covered with a gate-insulating film 51, a semiconductor layer 55 is deposited thereon, a semiconductor layer 55a doped with ions is formed on the semiconductor layer 55, a portion thereof is removed by etching, and a drain electrode 56' and a source electrode 57' are formed to constitute a thin-film transistor structure of the channel etched type.

[0069] Fig. 9 illustrates a concrete structure of the second transistor Tr2. The second transistor Tr2 of this constitution can be fabricated by just utilizing the steps of fabricating a liquid crystal substrate of the structure shown in Fig. 12. The first transistor Tr2 shown in Fig. 9 is a switching element in which a gate electrode 81 which is a

light-shielding conducting film such as of a metal is formed on the substrate 50, the substrate 50 and the gate electrode 81 are covered with a gate-insulating film 51, a semiconductor layer 55 is deposited thereon, a semiconductor layer 55a doped with ions is formed on the semiconductor layer 55, a portion thereof is removed by etching, and a drain electrode 56" and a source electrode 57" are formed to constitute a thin-film transistor structure of the channel etched type. The second transistor Tr2 of this embodiment, too, can be produced by utilizing the step of forming the switching element 53 like the case of the first transistor Tr1 described above.

[0070] When the switching element structures shown in Figs. 8 and 9 are to be employed, it becomes necessary to form the main transistor Tro on the substrate 50 by employing the structures which are the same as those described above. When the liquid crystal display is to be effected, however, the main transistor Tro is turned off. Here, in order that the drive circuit for the liquid crystals will not bear an increased burden, it is desired that R_{OFF0} (off resistance of the main transistor Tro) is as great as possible. At the time of display, therefore, the back-light must be prevented from falling on the reference transistor Tro to suppress an increase in the off resistance. Therefore, the gate electrode may be constituted by the same light-shielding conducting film like that of the second transistor Tr2 shown in Fig. 9. Therefore,

the main transistor T_{ro} is obtained by employing the same constitution as that of Fig. 9. The upper part of the thin-film transistor may be covered with a light-shielding film called light shield in order to prevent light from falling from the upper surface side of the liquid crystal display device. This is effective in increasing R_{OFF0} for the main transistor T_{ro} . Therefore, the light-shielding film can be effectively utilized for the above structure.

[0071] When the countermeasure against the static electricity is required for the first transistor $Tr1$ and the second transistor $Tr2$ during the step of production, it is required that $R_{OFF2} \cong R_{OFF1}$. In order to maintain balance in the resistance, it is desired that the light-shielding film such as light shield is formed on both sides or is not formed on both sides. If the light-shielding film is formed on one side only, the resistance loses balance due to light incident from the upper surface side.

[0072] In the step of producing the liquid crystal display device, light is not incident from the lower side of the substrate 50 but is incident from the upper side. If light is incident from the lower side, it is better not to apply the light-shielding film that shuts the incidence of light from the upper side in order to maintain a relation $R_{OFF2} \cong R_{OFF1}$. In order to shut off light incident from the upper side in the step of producing a display, it is ideal to apply the coating

of a light-shielding resin or to cover the liquid crystal display device with a material constituting the housing thereof to shut off the light.

[0073]

[Advantage of the Invention]

The matrix wiring substrate of the invention includes circuit wirings, a guard ring connected to the circuit wirings, and switching portions for controlling the conduction/insulation between the circuit wirings and the guard ring, that are formed on the substrate. At the time of production, the external field acting on the switching portions is controlled to render the circuit wirings and the guard ring conductive. Upon rendering the circuit wirings and the guard ring to be conductive, the wirings are short-circuited in the circuit wirings. Therefore, no potential difference due to static electricity occurs among them; i.e., the potential is equalized. Accordingly, no electric discharge occurs, the insulator of the pixel TFTs and the semiconductor are not destroyed, the circuit wirings are not damaged by the heat of electric discharge, and the yield of the wiring substrate is greatly improved.

[0074] When there is no need of taking a countermeasure against the static electricity as a result of connecting the drive circuit, the external field acting on the switching portion is controlled to insulate the circuit wirings and the

guard ring. Upon insulating the circuit wirings and the guard ring, the circuit wirings are faithfully driven according to the signals from the drive circuit.

[0075] In the matrix wiring substrate of the invention, therefore, there is no need of removing the guard ring 12 from the circuit wirings by cutting. Therefore, the guard ring is maintained connected from the production of the circuit wirings until the drive circuit is connected, and the countermeasure against the static electricity is maintained until the drive circuit is connected that needs the countermeasure against the static electricity. Further, since the guard ring is not removed by cutting, the present invention does not receive damage due to the static electricity which so far has occurred much between the substrate and the cutting tool at the time of cutting. Accordingly, the yield is greatly improved as compared to the prior art.

[0076] Further, since it is allowed to arbitrarily repeat the conduction/insulation of the guard ring and the circuit wirings, the circuit wirings and the guard ring can be rendered conductive again after having checked the circuit wirings by insulating the circuit wirings and the guard ring. Therefore, the circuit wirings can be checked at any time, i.e., the circuit wirings can be checked at an early time. Accordingly, defects in the circuit wirings can be found at an early time greatly suppressing the loss of production.

[0077] During the steps of production, further, the circuit wirings arranged like a matrix are conductive to one another. Therefore, even if a static electricity generates, there occurs no potential difference. Accordingly, no electric discharge occurs among the wirings, and no damage occurs in the thin-film transistors for pixels, insulating film and circuit wirings. When applied to the active matrix liquid crystal display device, further, the thin-film transistors can be used as switching elements. Therefore, the structure of the invention can be employed without increasing the number of the steps. When applied to the transmission-type liquid crystal display device, further, the back-light can be utilized as the external field making it possible to take a countermeasure against the static electricity without driving up the cost of the product. This rather suppresses the occurrence of defect due to static electricity, improves the yield and contributes to decreasing the cost.

In Fig. 4:

1 - circuit wiring side

2 - Rv varies from RL to RH

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-51347

(43)公開日 平成6年(1994)2月25日

(51)Int.Cl.⁵

G 0 2 F 1/136
H 0 1 L 29/784

識別記号

5 0 0

庁内整理番号

9018-2K

F I

技術表示箇所

9056-4M

H 0 1 L 29/ 78

3 1 1 A

審査請求 未請求 請求項の数6(全 12 頁)

(21)出願番号 特願平5-29462

(22)出願日 平成5年(1993)2月18日

(31)優先権主張番号 特願平4-143009

(32)優先日 平4(1992)6月3日

(33)優先権主張国 日本 (J P)

(71)出願人 000010098

アルプス電気株式会社

東京都大田区雪谷大塚町1番7号

(72)発明者 蛇口 広行

東京都大田区雪谷大塚町1番7号 アルプ
ス電気株式会社内

(74)代理人 弁理士 志賀 正武 (外2名)

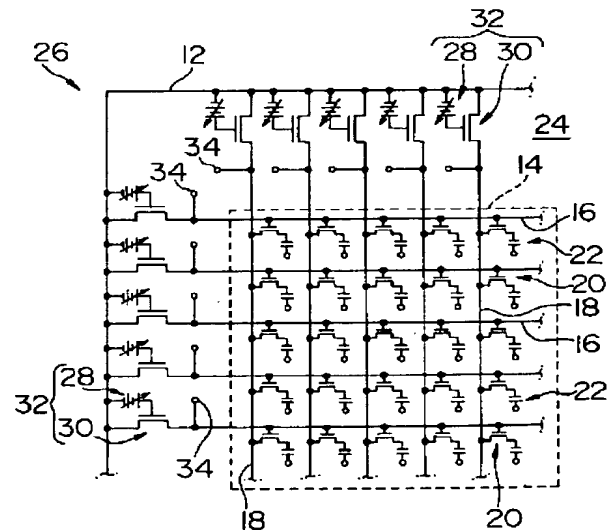
(54)【発明の名称】 マトリクス配線基板およびその製造方法

(57)【要約】

【目的】 本発明はマトリクス配線基板に駆動回路が接続されるまで静電気対策を施すことができ、また早期の回路配線の検査を可能する基板の提供を目的とする。

【構成】 本発明は、基板上にマトリクス状に回路配線が形成されたマトリクス配線基板において、回路配線の外周部に前記回路配線と接続されるガードリングが形成され、回路配線とガードリングの間に前記回路配線とガードリングの導通を制御する接断部が介在しているものである。

【効果】 本発明によれば、接断部に外場を作用させて回路配線とガードリングとを導通させておくことで、回路配線中の各配線が短絡し、それらの間に静電気による電位差が生じなくなり、放電が起こらず、歩留まりが向上する。



1

【特許請求の範囲】

【請求項1】 基板上にマトリクス状に回路配線が形成されたマトリクス配線基板において、回路配線の外周部に前記回路配線と接続されるガードリングが形成され、回路配線とガードリングの間に前記回路配線とガードリングの導通を制御する接断部が介在していることを特徴とするマトリクス配線基板。

【請求項2】 請求項1記載のマトリクス配線基板において、接断部が、回路配線とガードリングの導通／絶縁を切替える接断スイッチング素子と、前記接断スイッチング素子を制御する給電部とから構成されていることを特徴とするマトリクス配線基板。

【請求項3】 請求項1記載のマトリクス配線基板において、接断部が可変抵抗素子で構成されていることを特徴とするマトリクス配線基板。

【請求項4】 請求項1記載のマトリクス配線基板において、接断部が可変抵抗回路で構成されていることを特徴とするマトリクス配線基板。

【請求項5】 基板上にマトリクス状の回路配線が形成されたマトリクス配線基板の製造方法において、回路配線の外周部に前記回路配線と接続されるガードリングを形成し、さらに前記回路配線とガードリングとの間に接断部を形成し、前記形成された接断部に外場を作用させて回路配線とガードリングを導通させておき、必要に応じて接断部を外場から遮断して回路配線とガードリングを絶縁することを特徴とするマトリクス配線基板の製造方法。

【請求項6】 基板上にマトリクス状の回路配線が形成されたマトリクス配線基板の製造方法において、回路配線の外周部に前記回路配線と接続されるガードリングを形成し、さらに前記回路配線と前記ガードリングとの間に前記回路配線と前記ガードリングとの導通を制御する接断部を形成し、前記接断部により前記回路配線と前記ガードリングを導通させておき、必要に応じて前記接断部に外場を作用させて、前記回路配線と前記ガードリングとを絶縁することを特徴とするマトリクス配線基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本願発明は、回路配線がマトリクス状に配置形成されたマトリクス配線基板、およびその製造方法に関するもので、特にその製造時における静電気対策を施したものである。

【0002】

【従来の技術】 ビジュアル機器等において、近年特にフラットディスプレイの開発が注目されているが、中でも液晶ディスプレイは多くの利点を有し、将来の主流表示方式としてさらなる開発が急務とされている。中でも、a-Si TFT（アモルファスシリコン薄膜トランジスタ）を使用したアクティブマトリクス方式の液晶ディス

2

プレイはその表示品位の高さから主流になると予想され、現在も比較的小型なものから実用化が進みつつある。

【0003】ところで、アクティブマトリクス方式の液晶ディスプレイは、絶縁体であるガラス基板上に、マトリクス状に、画素電極と、各画素電極に設けられたゲート配線とソース配線と、薄膜トランジスタ（TFT）とを形成してなるマトリクス配線基板をまず製造し、これを組み立て、液晶を注入する等の工程、駆動回路の接続工程を経て製造することができる。

【0004】この際、マトリクス配線基板を製造するにあたって、各電極相互間には静電気が発生し易いものであった。この静電気が発生すると、その放電によって例えばTFTの絶縁体や半導体が破壊され、またはその発熱によって回路配線が損傷し、配線基板としての歩留りを大幅に悪化させてしまうものであった。中でもa-SiTFTは特に静電気に対して弱いとされているものである。

【0005】そこで、従来、図10に示すように、ガードリング12を形成することによって静電気対策を施す製造方法が採られていた。図10に示すマトリクス配線基板10は、データ信号を流すための多数のソース配線18、18、…と、走査信号を流すための多数のゲート配線16、16、…とが整列状態でガラス基板24上に形成され、それらソース配線18とゲート配線16との間に画素電極22、22、…が形成され、各画素電極22がスイッチング素子（薄膜トランジスタ：TFT）20、20、…を介してソース配線18とゲート配線16とに接続されて構成されている。そして、図10に示す符号12が画素エリア14外に形成されたガードリングであり、画素エリア14内の回路配線、即ちソース配線18及びゲート配線16と接続されている。

【0006】このガードリング12を形成したのであれば、静電気が発生したとしても、各ソース配線18とゲート配線16とはガードリング12によって短絡しているために近接する電極間に電位差が生じることがなく、放電を防止することができる。従って、上記ガードリング12が形成されていれば、静電気の発生によってTFTや半導体等を含む回路配線の破壊、損傷を防ぐことができた。尚、マトリクス配線基板10の製造後には、画素エリア14の外周部をダイヤモンドカッタ等の切削用具を用いてガラス基板24ごと切り落とし、ガードリング12を切断除去した後に、この製造された配線基板の組立工程、駆動回路の接続等の後工程に移る。

【0007】図11と図12は、図10に示した従来のアクティブマトリクス液晶表示装置において、ゲート配線16とソース配線18等の部分を実際に基板上に形成した一構造例を示すものである。図11と図12に示すアクティブマトリクス表示装置において、ガラスなどの透明の基板50上に、ゲート配線16とソース配線18

3

とが互いの交差部分にゲート絶縁層51を介してマトリクス状に配線されている。また、ゲート配線16とソース配線18との交差部分の近傍に薄膜トランジスタからなるスイッチング素子53が設けられている。

【0008】図11と図12に示すスイッチング素子53は最も一般的なチャネルエッチ型の素子の一例であり、ゲート配線16から引き出して設けたゲート電極54上に、ゲート絶縁層51を設け、このゲート絶縁層51上にアモルファスシリコン(a-Si)からなる半導体層55を設け、更にこの半導体層55上にアルミニウムなどの導体からなるドレイン電極56とソース電極57とを設けて構成されている。なお、半導体層55の最上層はイオンをドーパしたアモルファスシリコン層55aにされている。また、前記ドレイン電極56は、ゲート絶縁層51にあけられたコンタクトホール57を介して基板50上に形成された画素電極58に接続されるとともに、前記ソース電極57はソース配線18に接続されている。

【0009】そして、前記ゲート絶縁層51とドレイン電極56とソース電極57などを覆ってこれらの上にパシベーション層59が設けられ、このパシベーション層59上に配向膜60が形成され、この配向膜60の上方に、間隔をあけて配向膜61を備えた透明の基板62が設けられ、更に配向膜60、61の間に液晶63が封入されてアクティブマトリクス液晶表示装置が構成されていて、前記画素電極58が前記液晶63の分子に電界を印加すると液晶分子の配向制御ができるようになっている。また、液晶63の上方部分において、基板62と配向膜61の間にはブラックマスク65が設けられ、画素電極58の上方領域以外の部分は覆い隠された構造になっている。

【0010】

【発明が解決しようとする課題】しかしながら、上記方法によって静電気対策を施すものであっては、ガードリング12の形成されている時には有効ではあるが、その後工程においてはガードリング12は切断除去されているので、静電気に対して無防備であり、前記後工程時(駆動回路を実装する迄)にはやはり静電気の影響を受け、配線基板が損傷を受ける可能性の大きいものであった。特に、静電気の発生はa-Si TFTを形成する工程と共に、LCDの組立工程時に多発する傾向があり、組立工程時に静電気対策が施されていないことは、非常に問題であった。さらにまた、ガードリング12を切断除去する際にも、ガラス基板24と切削用具との間で静電気が発生しやすく、この静電気が回路配線の損傷原因ともなるものであった。

【0011】また、ガードリング12が形成されているうちはソース配線18とゲート配線16とは短絡しているために当然ではあるが、回路配線の検査を行なうことができず、また、検査のためにガードリング12を一旦

4

切断除去してしまうと、再びガードリング12を形成することはできず、検査後の回路配線は静電気の発生に対して無防備となり、従って、検査後に不良が発生する可能性が大きく、検査の実質的な価値が損なわれてしまう。そこで、検査はガードリング12を切り離して配線基板の組立工程等の後工程を経て駆動回路が接続された後に行なっていたが、この方法だと回路配線の不良を見つけ出したとしても、多くの工程を経た後であるので既に対応困難であり、廃棄処分となるため、製造損失が大きく、回路配線の早期検査が切望されていた。

【0012】本発明は前記課題を解決するためになされたもので、マトリクス配線基板に駆動回路が接続されるまで静電気対策を施すことができ、また、なるべく早期の回路配線の検査を可能とするマトリクス配線基板およびその製造方法を提供するものである。

【0013】

【課題を解決するための手段】請求項1に記載のマトリクス配線基板は、基板上にマトリクス状に回路配線が形成されたマトリクス配線基板において、回路配線の外周部に前記回路配線と接続されるガードリングが形成され、回路配線とガードリングの間に前記回路配線とガードリングの導通を制御する接断部が介在していることを特徴とするものである。

【0014】請求項2に記載のマトリクス配線基板は、請求項1記載のマトリクス配線基板において、接断部が、回路配線とガードリングの導通/絶縁を切替える接断スイッチング素子と、前記接断スイッチング素子を制御する給電部とから構成されていることを特徴とするものである。

【0015】請求項3に記載のマトリクス配線基板は、請求項1記載のマトリクス配線基板において、接断部が可変抵抗素子で構成されているものである。

【0016】請求項4に記載のマトリクス配線基板は、請求項1記載のマトリクス配線基板において、接断部が可変抵抗回路で構成されているものである。

【0017】請求項5に記載のマトリクス配線基板の製造方法は、基板上にマトリクス状の回路配線が形成されたマトリクス配線基板の製造方法において、回路配線の外周部に前記回路配線と接続されるガードリングを形成し、さらに前記回路配線とガードリングとの間に接断部を形成し、前記形成された接断部に外場を作用させて回路配線とガードリングを導通させておき、必要に応じて接断部を外場から遮断して回路配線とガードリングを絶縁するものである。

【0018】請求項6に記載のマトリクス配線基板の製造方法は、基板上にマトリクス状の回路配線が形成されたマトリクス配線基板の製造方法において、回路配線の外周部に前記回路配線と接続されるガードリングを形成し、さらに前記回路配線と前記ガードリングとの間に前記回路配線と前記ガードリングとの導通を制御する接断

5

部を形成し、前記接断部により前記回路配線と前記ガードリングを導通させておき、必要に応じて前記接断部に外場を作用させて、前記回路配線と前記ガードリングとを絶縁するものである。

【0019】

【作用】本発明のマトリクス配線基板では、回路配線の外周部にガードリングを形成し、かつ前記回路配線とガードリングの間にこれらの導通を制御する接断部を形成したものである。回路配線と導通するガードリングが形成されていることで、回路配線中で静電気が発生したとしても、各配線がガードリングによって短絡しているので、電位差が生じず、静電気による放電が発生することがない。

【0020】さらに、回路配線とガードリングの間の導通／絶縁を容易に切替えることのできる接断部を形成し、前記接断部にて回路配線とガードリングを絶縁することで回路配線にとってガードリングを取り除いたのと同じ効果を得ることができ、しかも、回路配線とガードリングを絶縁状態とした後であっても再び導通状態とすることもできるので、ガードリングを切断除去する必要がなくなる。

【0021】従って、ガードリングを切断除去することなく、回路配線の検査ならびに駆動回路の接続が可能となる。よって、ガードリングを配線基板から取り除いた後でなければ行えない回路配線の検査を、随時必要に応じて何度でも行なうことができる。即ち、検査時には接断部にてガードリングと回路配線とを絶縁して検査可能状態とし、検査後にはガードリングと回路配線とを導通することができるからである。従って、検査後であっても静電気対策の必要な時には常時ガードリングと回路配線を導通することで静電気対策を施すことができる。

【0022】また、本発明の接断部は、前記接断部に作用する外場によって制御されるものであり、いたって容易かつ正確に回路配線とガードリングの導通／絶縁を切替えることができる。さらにこの接断部には、外場によって作用される給電部によって制御される接断スイッチング素子、もしくは外場によって作用される可変抵抗素子、または可変抵抗回路を使用できる。

【0023】更に、外場を作用させて接断部を制御するものにあっては、製造工程中において、マトリクス状に配されている回路配線は、ガードリングを介して導通されているために、静電気が発生したとしても、回路配線とガードリングとの間に互いに電位差が生じない。また、回路配線とガードリングとの間に導通を制御できる接断部を配しているために、必要に応じて導通／絶縁を自由に制御することができる。なお、回路配線に接続させて設けたガードリングは、検査後も特に除去する必要が生じないので、ガードリングの除去工程は必要ない。更にまた、アクティブマトリクス液晶表示素子においては、接断部として薄膜トランジスタを利用できるので、

6

アクティブマトリクス液晶表示素子製造時に同時に基板上に形成することができ、工程を増加させることなく、接断部を製造できる。一方、バックライトを使用することを前提とする透過型液晶表示素子においては、外場として液晶表示装置のバックライトの光を利用することができる。

【0024】

【実施例】以下に本発明を実施例をもって説明するが本発明はこれらの実施例に限定されるものではない。

10 【0025】〔実施例1〕実施例1のマトリクス配線基板を図1を参照して説明する。図1に示すマトリクス配線基板26において、画素エリア14内の回路配線はアクティブマトリクス方式の液晶表示パネル用に使用される公知のもので、データ信号を流すための多数のソース配線18、18、…と、走査信号を流すための多数のゲート配線16、16、…とがマトリクス（行列）状態でガラス基板24上に形成されたもので、それら多数のソース配線18とゲート配線16との間に画素電極22、22、…が形成され、各画素電極22はスイッチング素子（薄膜トランジスタ：TFT）20、20、…を介してソース配線18及びゲート配線16とに接続されて概略構成されている。

20 【0026】尚、アクティブマトリクス液晶ディスプレイの配線基板において、その配線構造、画素電極構造、スイッチング素子の構造等はいずれも種々の構造が知られているが、いずれの種類の構造であってもマトリクス配線基板を使用しているものであれば本発明を適用することができるので、本発明は、画素エリア14内のアクティブマトリクス液晶ディスプレイの構造は特別には問

30 【0027】そして、本実施例のマトリクス配線基板26においては、画素エリア14の外周部にガードリング12が形成されている。ガードリング12は導電体からなり、画素エリア14内の回路配線、即ちゲート配線16及びソース配線18と接続されている。

40 【0028】さらに、本実施例のマトリクス配線基板26においては、画素エリア14内の回路配線とガードリング12を接続する配線に接断部32、32、…が形成されている。さらに、接断部32は接断スイッチング素子30と給電部28とから構成されている。接断スイッチング素子30は、回路配線とガードリング12の間の導通と絶縁を切替える機能を有するものであれば良く、図1に示すマトリクス配線基板26においては、接断スイッチング素子30は薄膜トランジスタ（TFT）で構成されている。

50 【0029】尚、本発明では、回路配線とガードリング12とが導通状態であるときの接断スイッチング素子30をスイッチングオン状態と称し、回路配線とガードリング12とが絶縁状態であるときの接断スイッチング素子30をスイッチングオフ状態と称する。

7

【0030】給電部28は接断スイッチング素子30の導通／絶縁の切替を制御するもので、図1に示すマトリクス配線基板26においては太陽電池が適用されている。従って、太陽電池である給電部28に光を照射することで給電部28に起電力が生じ、接断スイッチング素子30がスイッチングオン状態となり、回路配線とガードリング12が導通状態となる。また、給電部28への光の照射を停止すると、接断スイッチング素子30がスイッチングオフ状態となり、回路配線とガードリング12の間は絶縁される。給電部28に適用する太陽電池は、TF Tと同等なa-Siを使用し、ホモジャンクション(n⁺-a-Si/i-a-Si、n⁺-a-Si/i-a-Si/P⁺-a-Si等)、ヘテロジャンクション、ショットキーバリアを形成するコンタクト等で製造することができ、必要に応じて太陽電池を直列に接続すれば十分な起電力を得ることができる。

【0031】給電部28は接断スイッチング素子30を制御するものであれば良く、太陽電池の他にも例えば、コイルを用いて電磁誘導による起電力を生じさせて接断スイッチング素子30を制御するもの、ホール効果によって起電力を生じさせて接断スイッチング素子30を制御するもの、熱起電力を利用して接断スイッチング素子30を制御するもの等、外場によって起電力を生じ接断スイッチング素子30を制御できるものであればどのようなものであっても構わない。さらに、給電部28としては、接断スイッチング素子30のスイッチング状態(オン又はオフ)を切替えるのに必要な電圧(例えば、V_{on} ≥ 2V、V_{off} ≤ 1V)を任意に設定でき、その電圧を数十分ないし数時間保持できる素子または回路であっても良い。例えば、スタティックRAM等に用いられるラッチ回路を使用することもできる。

【0032】さらにまた、給電部28としてリークが少なく容量の大きいコンデンサを適用することもできる。この場合、回路配線とガードリング12とを絶縁させておく時には、コンデンサは放電させておけば良く、接断スイッチング素子30をスイッチングオン状態として回路配線とガードリング12とを導通させる時にはコンデンサを蓄電させれば良い。また、コンデンサとしては、増幅器と組み合わせ、ミラー効果を利用して見かけ上の容量を大きくしたものであっても良い。この場合、増幅器の増幅度倍だけ容量が大きくなる。

【0033】このマトリクス配線基板26の回路配線およびガードリング12は、ガラス基板24上に、導電体であるTa、Mo、Al、Cu等をスパッタ法やエレクトロニウム蒸着法等で形成し、ホトリソグラフィ法で所望のパターンに形成することで製造され得る。

【0034】本実施例のマトリクス配線基板26においては、製造時(回路配線に駆動回路を接続する迄)には、給電部28に外場を作用させて給電部28で起電力を生じさせ、即ち、給電部28として太陽電池を適用し

8

ているならば、前記太陽電池に光を照射し起電力を生じさせて、接断スイッチング素子30をスイッチングオン状態として回路配線とガードリング12とを導通させておく。回路配線とガードリング12とを導通させておくことで、ソース配線18とゲート配線16とが短絡しているため、それらの間に静電気による電位差が生じることがなくなり、同電位となる。よって、放電が起こらず、画素用TF Tの絶縁体や半導体が破壊されたり、放電による発熱によって回路配線の損傷が生じることもなく、配線基板としての歩留りが大幅に向上する。

【0035】また、駆動回路接続端子34、34、…に駆動回路(図示略)を接続し、静電気対策を施す必要が無くなった際には、給電部(太陽電池)28を遮光し(太陽電池に何等かのカバーを被せたり、テープを貼り付ける等)、起電力を発生させないようにして起電力を接断スイッチング素子30のTF Tのしきい値以下にすることで、接断スイッチング素子30をスイッチングオフ状態とし、回路配線とガードリング12とを絶縁させることで、回路配線は駆動回路によってのみ駆動されるようになる。

【0036】従って、本発明のマトリクス配線基板においては、ガードリング12を回路配線から切断除去する必要がない。よって、回路配線の製造時から駆動回路を接続するまでガードリング12を接続したままにすることができ、静電気対策の必要な駆動回路の接続時まで静電気対策を維持保障することができる。さらに、ガードリング12を切断除去しないことから、従来では切断時に基板と切削用具の間で多発していた静電気による損傷を本発明では受けることがない。従って、歩留りが従来に比して大幅に向上する。

【0037】また、ガードリング12と回路配線との導通／絶縁を任意に繰返すことが可能であるので、回路配線とガードリング12とを絶縁し、回路配線の検査を行なった後に、再び回路配線とガードリングとを導通させることができる。従って、回路配線の検査をいつでも行なうことができ、早期における回路配線の検査が可能となる。従って、回路配線の不良を早期に発見することができるので、製造損失を格段に抑えることが可能となる。

【0038】尚、給電部28の起電力を低下させ回路配線とガードリング12とを絶縁し、回路配線の検査時または駆動時に、ソース配線18及びゲート配線16に印加される電圧の範囲に基づきガードリング12に任意の電圧を印加することで、接断スイッチング素子(TF T)30の絶縁性を確実に向上させることができる。即ち、接断スイッチング素子30のTF Tがnチャンネルの場合、給電部(太陽電池)28を遮光することに加えて、回路配線に印加される電圧の最も負の電圧よりも負の値の電圧をガードリング12に印加することで確実に

接断スイッチング素子(TFT)30において回路配線とガードリング12は絶縁される。この際、さらに、接断スイッチング素子(TFT)30のゲート電極にも同様の負の電圧を印加すると絶縁性はより高まる。

【0039】尚、本実施例ではTFTを用いたアクティブマトリクス方式の液晶ディスプレイを例示したが、本発明はこれに限定されるものではなく、MIMを用いたアクティブマトリクス方式の液晶ディスプレイ、単純マトリクス方式の液晶ディスプレイ、各種フラットディスプレイ(EL等)等や、各種センサアレイ(イメージセンサアレイ、圧力センサアレイ等)等の各種マトリクス配線基板に適用できることは勿論である。

【0040】〔実施例2〕実施例2のマトリクス配線基板を図2を参照して説明する。図2に示すマトリクス配線基板36が実施例1のマトリクス配線基板26と異なる点は、複数の薄膜トランジスタからなる接断スイッチング素子30、30、…のゲート電極をまとめて接続し、前記直結したゲート電極とガードリング12との間に給電部28を形成した点にある。即ち、実施例2のマトリクス配線基板36においては、接断部32は多数の接断スイッチング素子30、30、…と1つの給電部28とから構成されている。

【0041】実施例2のマトリクス配線基板36によれば、給電部28である太陽電池に光を照射したりまたは遮光するのに一箇所のみに照射／遮光を施せばよく、給電部28を制御することの容易性および確実性が向上する。また、上記実施例1で示したように、接断スイッチング素子30であるTFTのゲート電極に負の電圧を印加すると、接断スイッチング素子30であるTFTによる絶縁性が向上するが、接断スイッチング素子30であるTFTに電圧を印加するにも、実施例2のようにゲート電極が1つにまとめられているとゲート電極への電圧の印加がより容易となる。

【0042】他の作用、構成、効果は実施例1のマトリクス配線基板26と同等である。従って、実施例2のマトリクス配線基板36においても、製造時(回路配線に駆動回路を接続する迄)には、給電部28に外場を作用させて給電部28で起電力を生じさせ、即ち、給電部28として太陽電池を適用しているならば、前記太陽電池に光を照射し起電力を生じさせて、各接断スイッチング素子30をスイッチングオン状態として回路配線とガードリング12とを導通させておく。回路配線とガードリング12とを導通させておくことで、ソース配線18とゲート配線16とが短絡しているので、それらの間に静電気による電位差が生じることがなくなる。よって、放電が起こらず、画素用TFTの絶縁体や半導体が破壊されたり、放電による発熱によって回路配線の損傷が生じることなく、配線基板としての歩留りが大幅に向上する。

【0043】また、駆動回路接続端子34、34、…

に駆動回路(図示略)を接続し、静電気対策を施す必要が無くなった際には、太陽電池を遮光し(太陽電池に何等かのカバーを被せたり、テープを貼り付ける等)、起電力を発生させないようにして起電力を接断スイッチング素子30のTFTのしきい値以下にすることで、接断スイッチング素子30をスイッチングオフ状態とし、回路配線とガードリング12とを絶縁させれば良い。回路配線とガードリング12とが絶縁されることで、回路配線は駆動回路によってのみ駆動されるようになる。

【0044】従って、このマトリクス配線基板36においては、ガードリング12を回路配線から切断除去する必要がない。よって、回路配線の製造時から駆動回路を接続するまでガードリング12を接続したままにすることができ、静電気対策の必要な駆動回路の接続時まで静電気対策を維持保障することができる。従って、歩留りが従来に比して大幅に向上する。

【0045】また、ガードリング12と回路配線との導通／絶縁を任意に繰返すことが可能であるので、回路配線とガードリング12とを絶縁し、回路配線の検査を行った後に、再び回路配線とガードリングとを導通させることができる。従って、回路配線の検査をいつでも行なうことができ、早期における回路配線の検査が可能となる。従って、回路配線の不良を早期に発見することができるので、製造損失を格段に抑えることが可能となる。本実施例では、1つの給電部28で全ての切断スイッチング素子30、30…を駆動しているが、ソース配線18に接続されているスイッチング素子30のゲート電極をまとめたものと、ゲート配線16に接続されているスイッチング素子30のゲート電極をまとめたものとに各々給電部を設けても良い。

【0046】〔実施例3〕実施例3のマトリクス配線基板を図3を参照して説明する。図3に示すマトリクス配線基板38が実施例1のマトリクス配線基板26と異なる点は、接断部として可変抵抗素子40、40、…を適用したことにある。可変抵抗素子40としては外場によってその電気抵抗値の変化するものであれば良く、例えば光によって抵抗値の変化する光導電素子、温度によって抵抗値が変化するサーミスタ、圧力によって抵抗値が変化するピエゾ抵抗素子または歪ゲージ、磁場によって抵抗値が変化するホール素子等が適用できる。

【0047】可変抵抗素子40の抵抗値の可変範囲として、上限(高抵抗側)が $R_v \geq 10^5 \Omega$ であれば一般の表示の際には問題はない。但し、実装時の駆動回路の能力いかんによっては、これよりも小さい値であっても良好な場合がある。下限(低抵抗値側)は $R_v \leq 10^3 \Omega$ であれば良く、できるだけ低い値である方が除電速度が大きくなり好ましい。

【0048】このマトリクス配線基板38において、回路配線とガードリング12とを導通させるには、可変抵抗素子40の抵抗を小さくすればよい。即ち、可変抵抗

素子40として光導電素子を適用しているならば、前記光導電素子40に光を照射し、その抵抗値を小さくして回路配線とガードリング12とを導通させておく。回路配線とガードリング12とを導通させておくことで、ソース配線18とゲート配線16とが短絡しているの、それらの間に静電気による電位差が生じることがなくなる。よって、放電が起こらず、画素用TFTの絶縁体や半導体が破壊されたり、放電による発熱によって回路配線の損傷が生じることなく、配線基板としての歩留りが大幅に向上する。

【0049】また、駆動回路接続端子34, 34, …に駆動回路(図示略)を接続し、静電気対策を施す必要が無くなった際には、光導電素子40を遮光し(光導電素子に何等かのカバーを被せたり、テープを貼り付ける等)、抵抗値を増加させて回路配線とガードリング12を絶縁させれば良い。回路配線とガードリング12が絶縁されることで、回路配線は駆動回路によってのみ駆動されるようになる。従って、このマトリクス配線基板38においても、ガードリング12を回路配線から切断除去する必要がない。よって、回路配線の製造時から駆動回路を接続するまでガードリング12を接続したままにすることができ、静電気対策の必要な駆動回路の接続時まで静電気対策を維持保障することができる。従って、歩留りが従来に比して大幅に向上する。

【0050】また、ガードリング12と回路配線との導通/絶縁を任意に繰返すことが可能であるので、回路配線とガードリング12とを絶縁し、回路配線の検査を行なった後に、再び可変抵抗素子40に外場を作用させて可変抵抗素子40の抵抗値を低減し、回路配線とガードリングとを導通させることができる。従って、回路配線の検査をいつでも行なうことができ、早期における回路配線の検査が可能となる。従って、回路配線の不良を早期に発見することができるので、製造損失を格段に抑えることが可能となる。

【0051】〔実施例4〕実施例4のマトリクス配線基板として、実施例3の可変抵抗素子40の代りに図4に示すような可変抵抗回路42を適用するものを例示する。従って、マトリクス配線基板の全体の概要図としては図3をもって省略する。

【0052】図4において、

Ro: 抵抗44の一定の抵抗値

Rv: 外場によりRL~RH (Ro≒RL, Ro<<RH) まで変化する可変抵抗素子(この可変抵抗素子には実施例3で適用する各種可変抵抗素子を適用できる)46の抵抗値

Tr: トランジスタ(但し、Ron<<Ro, Roff≧RH)>>Ro、ここで、Ronはトランジスタのスイッチングオン状態での抵抗値であり、Roffはトランジスタのスイッチングオフ状態での抵抗値である。)

VR: ガードリングの電位

Vx: RoとRvの接点の電位であり且つトランジスタTrのゲート電位

Vs: 回路配線の電位

【0053】実施例4のマトリクス配線基板において、静電気対策を施す時、即ち回路配線とガードリング12を導通するには、可変抵抗回路42全体としての抵抗値を下げてVsとVRの差を小さくすればよい。この場合、まず外場によって可変抵抗素子46の抵抗値RVをRV=RL≒Roとする。すると、 $Vx \approx (VR + Vs) / 2$ となる。静電気によってVsがVRに対して負に帯電した時、TrがnチャンネルFET(Field Effect Transistor: 電界効果トランジスタ)であれば、Vsがソース電位となり、トランジスタTrのゲートソース電圧Vgsは、

$$Vgs = Vx - Vs$$

$$\approx (VR - Vs) / 2 \quad \text{となる。}$$

トランジスタTrのしきい値電圧Vth(数V)に対してVgsが、 $Vgs \approx (VR - Vs) / 2 \geq Vth$ となると、トランジスタTrはスイッチングオン状態となり、ガード

リング12と回路配線の間の抵抗Rは、

$$R \approx (2 Ro \cdot Ron) / (2 Ro + Ron)$$

$$\approx (2 Ro \cdot Ron) / 2 Ro \quad (\because Ron \ll Ro)$$

$$\approx Ron$$

従って、可変抵抗回路42全体としての抵抗値Rは大幅に低下し、除電速度を格段に大きくすることができる。

【0054】同様に、トランジスタTrがnチャンネルFETであって、VsがVRに対して正に帯電した時には、VRがソース電位となり、トランジスタTrのVgsは、

$$Vgs = Vx - VR$$

$$\approx (Vs - VR) / 2 \quad \text{となる。}$$

Vthに対してVgsが $Vgs \approx (Vs - VR) / 2 \geq Vth$ となると、トランジスタTrはスイッチングオン状態となり、 $R \approx Ron$ となる。従って、可変抵抗回路42全体としての抵抗値Rは大幅に低下し、除電速度を格段に大きくすることができる。

【0055】また、トランジスタTrがpチャンネルの場合であっても、VRに対するVsの帯電電位の符号によるソース電位を上記nチャンネルの場合と逆に見立てることで、全く同様の効果を得ることができる。

【0056】回路配線の検査または回路配線の駆動時で、回路配線とガードリング12とを絶縁するには、可変抵抗回路42の全体としての抵抗値Rを大きくすれば良い。その為にはまず、外場によって可変抵抗素子46の抵抗値Rvを $Rv = RH \gg Ro$ にする。すると、 $Rv \gg Ro$ であるから、 $Vx \approx VR$ となる。回路配線の検査や駆動を行なうために回路配線に印加する電位の範囲を $Vsl \leq Vs \leq Vsh$ として表わすと、Vsに対して、VRを以下に示すようにすることで、トランジスタTrは確

実にスイッチングオフ状態を保つことになる。

13

①トランジスタ T_r が n チャンネルFETの場合、 $V_R < V_{sL}$

②トランジスタ T_r が p チャンネルFETの場合、 $V_R > V_{sH}$

【0057】トランジスタ T_r がスイッチングオフの時、回路配線とガードリング12との間の抵抗値 R は、 $R = R_H + R_o$

$\approx R_H$ となる。

この抵抗値 R は駆動回路の能力にもよるが、一般的に $10^5 \Omega$ 以上であれば良好である。

【0058】従って、この実施例4のマトリクス配線基板において、回路配線とガードリング12とを導通させるには、可変抵抗回路42の抵抗を小さくすればよく、回路配線とガードリング12とを導通させておくことで、ソース配線18とゲート配線16とが短絡しているので、それらの間に静電気による電位差が生じることがなくなる。よって、放電が起こらず、画素用TFTの絶縁体や半導体が破壊されたり、放電による発熱によって回路配線の損傷が生じることもなく、配線基板としての歩留りが大幅に向上する。

【0059】また、駆動回路接続端子34に駆動回路を接続し、静電気対策を施す必要が無くなった際には、可変抵抗回路42の抵抗値を増加させて回路配線とガードリング12とを絶縁させれば良い。回路配線とガードリング12とが絶縁されることで、回路配線は駆動回路によってのみ駆動されるようになる。従って、この実施例4のマトリクス配線基板においても、ガードリング12を回路配線から切断除去する必要がない。よって、回路配線の製造時から駆動回路を接続するまでガードリング12を接続したままにすることができ、静電気対策の必要な駆動回路の接続時まで静電気対策を維持保障することができる。従って、歩留りが従来に比して大幅に向上する。

【0060】また、ガードリング12と回路配線との導通／絶縁を任意に繰返すことが可能であるので、回路配線とガードリング12とを絶縁し、回路配線の検査を行なった後に、再び可変抵抗素子46に外場を作用させて可変抵抗回路42の抵抗値を低減し、回路配線とガードリング12とを導通させることができる。従って、回路配線の検査をいつでも行なうことができ、早期における回路配線の検査が可能となる。従って、回路配線の不良を早期に発見することができるので、製造損失を格段に抑えることが可能となる。

【0061】〔実施例5〕実施例5のマトリクス配線基板の回路の基本構成を図5を参照して説明する。図5は、この例の回路の可変抵抗回路の基本構成を示すもので、この例の回路は、先の実施例でそれぞれ説明したガードリング12に接続される接続配線71と、先の実施例で説明したゲート配線16またはソース配線18に接続される接続配線70との間に、メイントランジスタ T_{ro}

14

ro を組み込み、このメイントランジスタ T_{ro} に対して露光により抵抗値が減少する可変抵抗素子72（抵抗値 $R1$ ）と抵抗73（抵抗値 $R2$ ）を接続して構成されている。

【0062】この回路において、可変抵抗素子72の両端の電圧を $V1$ 、抵抗73の両端の電圧を $V2$ 、静電気の発生によりメイントランジスタ T_{ro} に接続配線70、71を介して負荷される電圧を V_{so} とすると、配線基板の製造工程中においては、 $R1 \approx R2$ とすることによって $V1 \approx V_{so} / 2$ となる。ここで、 $V_{so} \geq 2V_t$ （ V_t = メイントランジスタ T_{ro} のしきい値）の場合、 $V1 \geq V_t$ となり、メイントランジスタ T_{ro} はオン状態になるので放電される。この構成では、 V_{so} の正負にかかわらず、常に動作して静電気から回路配線を保護する。次に、この回路が適用された液晶表示装置がバックライトを利用する形式のものであって、この装置で液晶を表示する時は、可変抵抗素子72にバックライトの光が照射されると、その抵抗値が下がるので $R2 \gg R1$ の関係になり、 $V_{so} \approx V2 \gg V1 \approx 0$ の関係となる。従ってガードリング12の電位 $V0$ を回路の中で最も負の電圧に設定しておけば、メイントランジスタ T_{ro} （ n チャンネルTFT）は、オフになったままであり、液晶表示装置の表示に影響を与えないだけでなく、電力消費も小さく抑えることができる。

【0063】よって、前記可変抵抗素子72と抵抗73のいずれにおいても、液晶表示するときは、それらの抵抗値が大きい方が良いと言えるが、液晶表示装置の薄膜トランジスタの構成材料で前記可変抵抗素子72や抵抗73を製造するためには、薄膜トランジスタのオフ抵抗を利用するのが現実的に好ましい。このような配慮から、液晶表示装置に用いて好適な構成として図6に示す構成を採用することができる。

【0064】図6に示す構成では、メイントランジスタ T_{ro} に対して第1トランジスタ T_{r1} と第2トランジスタ T_{r2} を接続して設けたものであり、この図6に示す回路の等価回路を図7に示す。図7に示す等価回路においては、メイントランジスタ T_{ro} に対し、第2トランジスタ T_{r2} のオフ抵抗を R_{OFF2} とした抵抗74、および、ダイオードD2と、第1トランジスタ T_{r1} のオフ抵抗を R_{OFF1} とした可変抵抗素子75、および、ダイオードD1をそれぞれ接続した構成になる。この等価回路において、ガードリング12を最も負の電圧に設定しておけば、ダイオードD1、D2は逆バイアスになるために、抵抗74と可変抵抗素子75とに電流が流れ、抵抗比 R_{OFF2} / R_{OFF1} でメイントランジスタ T_{ro} のゲート電圧が決まる。ここでバックライトの光により $R_{OFF2} \gg R_{OFF1}$ となると、メイントランジスタ T_{ro} のゲート・ソース間電圧は、 $V_{gs} \approx 0$ となり、メイントランジスタ T_{ro} はオフ状態を保つ。

【0065】以上のことから、図6に示す第1トランジ

スタ T_{r1} と第2トランジスタ T_{r2} は、液晶表示装置を表示する時は、 $R_{OFF2} \gg R_{OFF1}$ (R_{OFF2} と R_{OFF1} はそれぞれ、第1トランジスタ T_{r1} と第2トランジスタ T_{r2} のオフ抵抗)となることが要求される。光によってこのような状況を具体的に作るためには、透過型液晶表示装置の場合、前述したようにバックライトを利用することが可能である。このような透過型の液晶表示装置に前記第1トランジスタ T_{r1} と第2トランジスタ T_{r2} を具体的に組み込んだ構造の一例を図8と図9に示す。

【0066】図8は、図12に示すような透過型の液晶表示装置に組み込む場合の第1トランジスタ T_{r1} の具体的構造の一例を示すものであり、この構成の第1トランジスタ T_{r1} であれば、図12に示す基板50とゲート絶縁層51とゲート電極54と半導体層55とドレイン電極56とソース電極57を形成して液晶表示装置を製造する場合の工程をそのまま流用して第1トランジスタ T_{r1} を作り込むことができる。

【0067】即ち、図12に示すスイッチング素子53を製造する場合に行うフォトリソグラフィ工程の際に用いるフォトマスクに第1トランジスタ形成用のパターンを追加して設け、この追加パターンを利用して成膜やエッチングを繰り返し施すことにより、スイッチング素子53の形成と同時に第1トランジスタ T_{r1} 形成用の処理を行なって第1トランジスタ T_{r1} を形成することができる。

【0068】図8に示す第1トランジスタ T_{r1} は、基板50上にITOなどの透明導電膜からなるゲート電極80を形成し、基板50とゲート電極80をゲート絶縁膜51で覆い、その上に半導体層55を積層し、半導体層55上にイオンドープした半導体層55aを形成し、その一部をエッチングにより除去するとともに、ドレイン電極56'とソース電極57'を形成することでチャネルエッチ型の薄膜トランジスタ構造としてスイッチング素子としたものである。

【0069】図9は第2トランジスタ T_{r2} の具体的構造の一例を示すものであり、この構成の第2トランジスタ T_{r2} であれば、図12に示す構造の液晶基板を製造する工程を利用して第2トランジスタ T_{r2} を作り込むことができる。図9に示す第1トランジスタ T_{r2} は、基板50上に金属などの遮光性導電膜からなるゲート電極81を形成し、基板50とゲート電極81をゲート絶縁膜51で覆い、その上に半導体層55を積層し、半導体層55上にイオンドープした半導体層55aを形成し、その一部をエッチングにより除去するとともに、ドレイン電極56''とソース電極57''を形成することでチャネルエッチ型の薄膜トランジスタ構造としてスイッチング素子としたものである。この例の第2トランジスタ T_{r2} を製造する場合においても先に説明した第1トランジスタ T_{r1} の場合と同様に、スイッチング素子53を形成する工程を利用して製造することができ

る。

【0070】また、図8と図9に示すスイッチング素子構造を採用する場合においては、これらと同様な構造を採用してメイントランジスタ T_{r0} を基板50上に形成する必要を生じるが、この際のメイントランジスタ T_{r0} にあっては、液晶表示するときにはオフとなるが、液晶の駆動回路の負担を増やさないために、 R_{OFF0} (メイントランジスタ T_{r0} のオフ抵抗) はできるだけ大きい方が好ましい。そのためには、表示の際に、基準トランジスタ T_{r0} にバックライトが入射し、オフ抵抗が上昇することを抑えなければならないので、図9に示す第2トランジスタ T_{r2} と同じような遮光性導電膜でゲート電極を構成すれば良い。従って図9と同様の構成にすることによりメイントランジスタ T_{r0} が得られる。更に、通常、液晶表示装置の上面側からの入射光を防ぐ目的でライトシールドと呼ばれる遮光膜で薄膜トランジスタの上部を覆う構成とすることがあるが、メイントランジスタ T_{r0} に対しては、 R_{OFF0} を大きくする効果があるので、この遮光膜を前記構造に適用することも有用である。

【0071】一方、前記第1トランジスタ T_{r1} と第2トランジスタ T_{r2} に対し、製造工程中などにおいて静電気対策を必要とする時は、 $R_{OFF2} \approx R_{OFF1}$ であることが求められるので、前記抵抗のバランスが保たれるように、ライトシールドなどの遮光膜は両方付けるか、両方付けないかにすることが好ましい。前記遮光膜を片側のみに付けると、上面側からの入射光で前記抵抗値のアンバランスが生じる。

【0072】なお、液晶表示装置の製造工程中において、光は、基板50の下方から入射することではなく、上から入射するが、仮に下から入射した場合、 $R_{OFF2} \approx R_{OFF1}$ の関係を保つためには、上からの入射光を遮断する遮光膜を付けない方が良く、表示させる段階で上からの入射光を遮断すべく、遮光性の樹脂等をコーティングするか液晶表示装置の筐体構成材料で覆って遮光するなどの手段を講じることが理想的である。

【0073】

【発明の効果】本発明のマトリクス配線基板は、基板上に、回路配線と、前記回路配線と接続されるガードリングと、回路配線とガードリングの導通/絶縁を制御する接断部が形成されてなるもので、製造時には、接断部にかかる外場を制御して回路配線とガードリングとを導通させておくものである。回路配線とガードリングとを導通させておくことで、回路配線中の各配線が短絡しているので、それらの間に静電気による電位差が生じることがなくなり、同電位となる。よって、放電が起こらず、画素用TFTの絶縁体や半導体が破壊されたり、放電による発熱によって回路配線の損傷が生じることもなく、配線基板としての歩留りが大幅に向上する。

【0074】また、駆動回路を接続して静電気対策を施

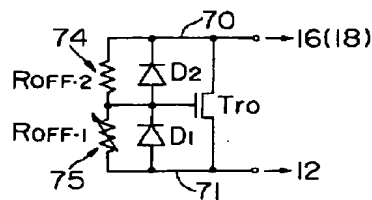
18

【図12】図12は図11のA-A線に沿う断面図である。

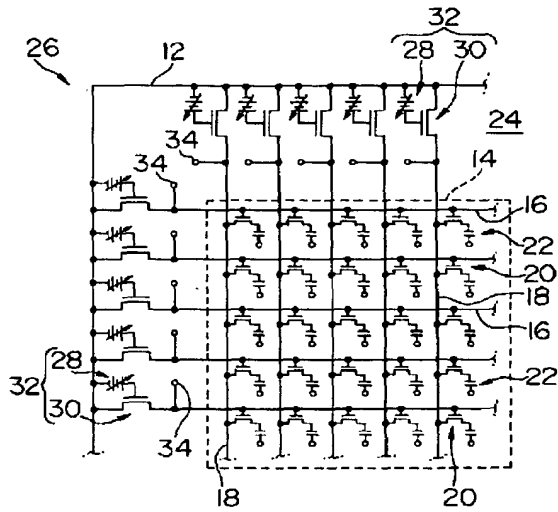
- 1 0 マトリクス配線基板
- 1 2 ガードリング
- 1 4 画素エリア
- 1 6 ゲート配線
- 1 8 ソース配線
- 2 0 スイッチング素子
- 2 2 画素電極
- 2 4 基板
- 2 6 マトリクス配線基板
- 2 8 給電部
- 3 0 接断スイッチング素子
- 3 2 接断部
- 3 6 マトリクス配線基板
- 3 8 マトリクス配線基板
- 4 0 可変抵抗素子
- 4 2 可変抵抗回路
- 4 4 抵抗
- 4 6 可変抵抗素子
- 7 2 可変抵抗素子
- 7 5 可変抵抗素子

【図2】図2は実施例2のマトリクス配線基板の回路図である。

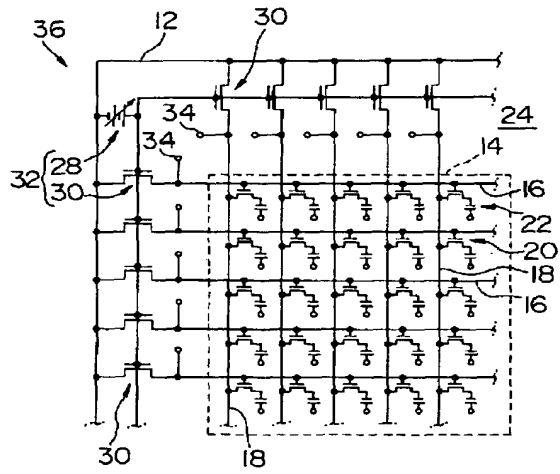
【图 7】



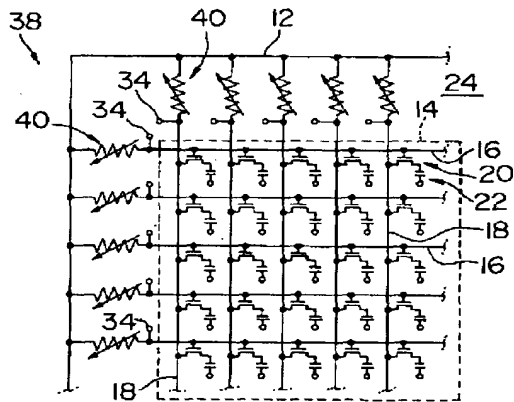
【図1】



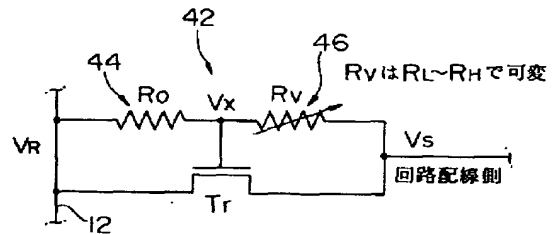
【図2】



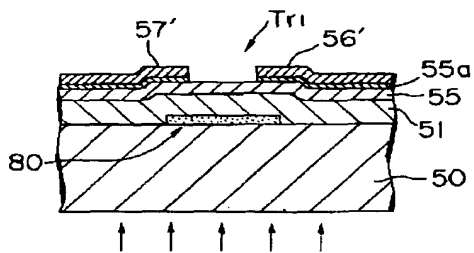
【図3】



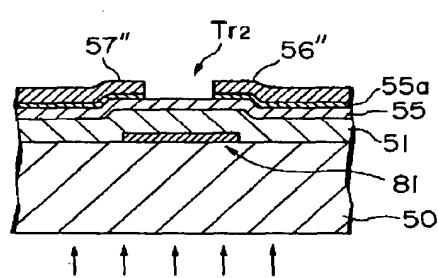
【図4】



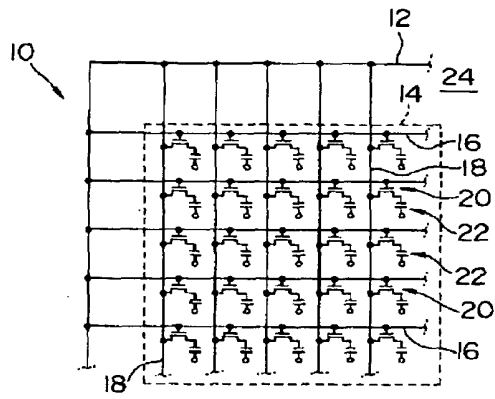
【図8】



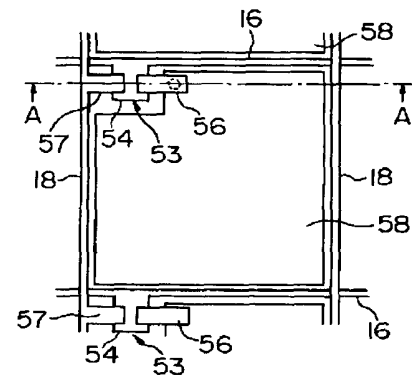
【図9】



【図10】



【図11】



【図12】

